

01P00778



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Patentschrift
⑩ DE 196 17 055 C 1

⑳ Aktenzeichen: 196 17 055.9-33
㉑ Anmeldetag: 29. 4. 96
㉒ Offenlegungstag: —
㉓ Veröffentlichungstag
der Patenterteilung: 26. 6. 97

㉔ Int. Cl. 6:
H 01 L 25/07

H 01 L 23/12
H 01 L 21/58
H 01 L 23/488
H 01 L 21/60
H 05 K 1/18
H 05 K 3/32
H 05 K 7/20

DE 196 17 055 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

㉕ Patentinhaber:
Semikron Elektronik GmbH, 90431 Nürnberg, DE

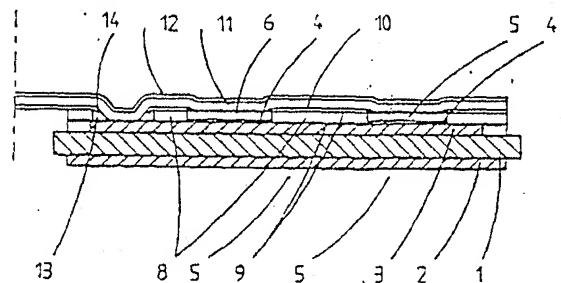
㉖ Erfinder:
Antrag auf Nichtnennung

㉗ Für die Beurteilung der Patentfähigkeit
in Betracht gezogene Druckschriften:

DE 44 07 810 A1
DE 41 32 947 A1
DE 36 37 513 A1
DE 31 19 239 A1

㉘ Halbleiterleistungsmodul hoher Packungsdichte in Mehrschichtbauweise

㉙ Die Erfindung beschreibt ein Halbleiterleistungsmodul mit großer Packungsdichte. Auf der Grundlage eines Sandwichaufbaus wird die Lebensdauer erhöht, wodurch die Zuverlässigkeit der gesamten Anordnung vergrößert wird. Die erhöhte Qualität wird durch Vermeiden der Vergußtechnik und Wegfall der Bondverbindungen erreicht. Die internen Schaltungsverdrahtungen werden durch den Einsatz einer flexiblen Leiterplatte und deren Kontaktierung mit allen Anschlußstellen erreicht. Die Hermetisierung erfolgt durch Laminieren, wobei der Höhenausgleich der einzelnen Schaltungsregionen durch den Einsatz von geometrisch vorgeformten Prepregs realisiert wird.



196 17 055 C 1

Beschreibung

Die vorliegende Erfindung beschreibt ein Halbleiterleistungsmodul der Leistungselektronik in Mehrschicht- bzw. Sandwichaufbauweise nach den Merkmalen des Oberbegriffes des Anspruchs 1.

Bei der weiteren Erhöhung der Zuverlässigkeit, der Lebensdauer und Leistungsdichte von Halbleiterleistungsmodulen sind veränderte neue Methoden des Zusammenfügens der einzelnen Aufbauteile zu einer Einheit und neue Stoffkombinationen erforderliche Voraussetzung.

Gefordert wird ein isolierter Aufbau der Leistungshalbleiterbauelemente bei sehr guter Wärmeleitfähigkeit zum Abtransport der entstehenden Verlustwärme an den pn-Übergängen und ihre Integration zu verschiedenen Schaltungsarten, die zu äußeren Anschlüssen führen.

Beim isolierten Aufbau von Halbleiterleistungsmodulen mittels mit Kupfer beschichteten solierenden, wärmeleitenden Substraten werden die aktiven Bauelemente gelötet, diese stoffschlüssige Verbindung gewährleistet einen guten Wärmeabtransport und eine gutjustierte Lage der Einzelelemente in der Anordnung.

Die Herstellung der schaltungsgerechten Verbindungen der Halbleiterbauelemente und deren Freilaufdioden auf deren Oberseite ist in Kommutierungskreisen bei Schaltungsanordnungen der Umform- und Ansteuer-technik bisher üblicherweise der Bondtechnik überlassen, da die relativ feine Strukturierung der Chipkontaktflächen bisher keine alternative Kontaktierung zuließen. Es werden beispielhaft bis zu 330 µm dicke Aluminiumdrähte mittels Ultraschall als Verbindungen zwischen den Chipkontaktstellen und den sekundären Verbindungselementen auf der DCB-Keramik stoffschlüssig in mehrfach paralleler Weise mittels Ultraschall gebondet.

Der Draht erhält beim Bonden durch den Ultraschall und den Druck des Bondmeißels bedingt eine Gefügeveränderung, die für die Stabilität im Langzeitbetrieb von Nachteil ist. Die wünschenswerte optimale Langzeitstabilität kann mit dieser Technik noch nicht erreicht werden. Frühzeitig zeigen die Aluminiumdrähte an den Bondstellen Risse im Gefüge, was bis zum Öffnen der Verbindung Chipkontaktfläche/Aluminiumdraht führt.

Durch eine Zweilagennmetallisierung, wie sie in der DE 36 37 513 A1 beschrieben ist, wird versucht, die Vielfalt der sich wiederholenden und untereinander zu isolierenden beiden Anschlüsse der Vorderseite der Leistungsbauelemente (z. B. MOSFET oder IGBT) auf ein lötbare oder druckkontaktierbares Maß zu reduzieren.

Dem Stand der Technik in der Leistungselektronik entspricht es üblicherweise noch immer, die benötigte Isolationsfestigkeit zwischen den spannungsführenden Teilen durch einen zusätzlich eingebrachten Schutz, wie beispielhaft Silikonkautschuk in Form eines Isolations- oder Weichvergusses herbeizuführen.

DE 31 19 239 A1 beschreibt demgegenüber einen Mehrschichtaufbau von Large-Scale-Integration- bzw. LSI-Halbleiterbauelementen. Hier ist bedingt durch sehr geringe Spannungen und Spannungsunterschiede zwischen den einzelnen internen Verschaltungen kein Erfordernis zur gegenseitigen Isolation der einzelnen Kontaktelemente bzw. elektrischen Verbindungen untereinander gegeben.

Ein anderer Weg wird in der DE 44 07 810 A1 dargestellt, bei Leistungsaufbauten dieser Art wird der erforderliche

als Druckelement genutzt, so daß die Bauhöhe dieser Schaltungsanordnung immer noch ein bestimmtes Maß haben wird, auch wenn sie gegenüber den nach dem Stand der Technik hergestellten vergleichbaren Aufbauten reduziert ist. In der DE 41 32 947 A1 wird die stoffschlüssige Verbindung (Löten) durch eine stoffbündige Druckkontaktierung (Kleben oder Leitpastenfixierung) ersetzt, wobei einzelne Bauelemente ein- oder beidseitig mittels flexibler Leiterplatten kontaktiert werden. Zu dem Problem des Erzielens der erforderlichen Überschlagsfestigkeit bei hohen schaltungsinternen Spannungsunterschieden werden hier keine Aussagen getroffen.

Weiterhin sind in der Leiterplattentechnik sog. Prepregs in Verwendung. Dies sind flexible Flächenstoffe mit Harzauftrag. Das Wort Prepreg ist dabei vom englischen "PRE im PREG nated sheet material" abgeleitet. Durch Energiezufuhr (Wärme) und gleichzeitig formgebende Maßnahmen (Druck) werden die niedermolekularen, noch schmelzbaren Harze in den hochmolekularen, unschmelzbaren Zustand beim Anwender überführt.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, ein Halbleiterleistungsmodul der genannten Art vorzustellen, bei dem unter Vermeidung der Vergußtechnik über Druck- oder Lötkontakte alle elektrischen Verbindungen zwischen den Kontaktstellen beider Seiten der Halbleiterbauelemente schaltungsgerecht mit den äußeren Verbindungselementen hergestellt sind, wobei bei geringer Bauhöhe eine einwandfreie Isolation erzielt wird.

Die Aufgabe wird bei einem Halbleiterleistungsmodul durch die Maßnahmen des kennzeichnenden Teiles des Anspruchs 1. gelöst, weitere vorteilhafte Ausbildungen sind in den Unteransprüchen genannt.

Bei der Realisierung von Halbleiterleistungsmodulen mit insbesondere hoher Leistungsdichte ist bei der Wahl der Methoden des Zusammenbaus auch die Isolationsfestigkeit zu gewährleisten. Die vorliegende Erfindung beschreibt einen Weg, wie die Erzielung der erforderlichen Isolation und die Langzeitlebensdauer der Schaltungsanordnung erreicht werden kann.

Die Erfindung wird im folgenden anhand der Figuren erläutert.

Fig. 1 skizziert ein erfindungsgemäßes Halbleiterleistungsmodul im Querschnitt.

Fig. 2 zeigt in flächiger Darstellung den Schichtaufbau gemäß Fig. 1.

Fig. 1 stellt in einer Skizze einen erfindungsgemäßen Modulausschnitt mit zwei kontaktierten Halbleiterbauelementen (5, 6) im Querschnitt dar. Grundlage für den Aufbau der Leissungsschalter ist z. B. eine DCB-Keramik, bestehend aus der Aluminiumoxidschicht (1), die beidseitig mit Kupfer (2, 3) beschichtet ist. Auf der in der Skizze oberen Kupferfläche (3) ist durch Löten mittels, nach dem Stand der Technik bekanntem Weichlot (4) ein ohmscher Kontakt zu der Rückseite der Halbleiterbauelemente, zum Kollektor des Transistors (5) bzw. zur beispielhaft dargestellten Freilaufdiode (6), hergestellt. Bei der Positionierung von weiteren Halbleiterbauelementen (5, 6) ist die Kupferfolie (3) entsprechend schaltungsgerecht strukturiert. Die in der Skizze oberen Kontaktflächen der Halbleiterbauelemente (5, 6) wurden in einem vorangehenden technologischen Bearbeitungsschritt mit einer lötfähigen, bei dem Leistungsschalter (5) strukturierten, Kontaktschicht versehen.

Der weitere Aufbau sieht den Einbau eines sog. Pre-

Postfach 484 in Stuttgart, und Isola, 52348 Düren, in deren Katalogen beschrieben wird. Dieses Prepreg (8) wird beispielhaft aus einem Glasgewebe/Epoxidharz Laminat dadurch gebildet, daß es beidseitig mit einem Haftvermittler und einem Epoxidharz (9) beschichtet wurde, wobei das Epoxidharz (9) in dem Aushärtezustand B nach dem Stand der Technik vorbehandelt worden ist. Für die Halbleiterbauelemente (5, 6) und Kontaktstellen auf der Kupferschicht (2) des Substrates sind entsprechende Aussparungen (13) stanztechnisch in das Prepreg (8) eingearbeitet und die Kanten der Durchbrüche (13) sind mit Silikonkautschuk beschichtet. In der Dicke ist das Prepreg (8) konstruktiv so dimensioniert, daß es der Ebene der Oberfläche der Halbleiterbauelemente im gelöteten Zustand entspricht.

Auf die so gestaltete ebene Oberfläche, gebildet aus Halbleiterbauelementen (5, 6) und Prepreg (8) mit Epoxidharzbeschichtung (9) wird die vorbereitete flexible Leiterplatte laminiert, wobei das Laminieren zusammen mit der des Prepregs (8) auf die Kupferfläche (3) und die Keramik (1) gleichzeitig und zusammen mit dem Lötprozeß zur Kontaktierung der Halbleiterbauelemente (5, 6) erfolgen kann. Die flexible Leiterplatte besteht dabei aus den an sich bekannten Polyimidfolien (10, 12), wobei Folienstärken von 25 µm für die erforderlichen Durchschlagsfestigkeiten ausreichend sind. Diese umschließen die schaltungsgerecht strukturierten Kupferleitbahnen (11) und isolieren sie untereinander. In den Positionen (14) befinden sich in der unteren, zu den Halbleiterbauelementen (5, 6) gerichteten Polyimidfolie (10) der Leiterplatte Öffnungen, wodurch die Kupferleitbahnen (11), mit einer lötfähigen Oberfläche versehen, durch Löten entsprechend der Schaltungsstruktur, elektrisch kontaktiert worden sind. Die elektrische Verbindung zwischen der Kupferschicht (3) des Substrates (1, 2, 3) und den schaltungsgerechten Kupferleitbahnen (11) der flexiblen Leiterplatte wird in sehr einfacher Weise durch gleichzeitiges Löten realisiert, da der Vorteil der Flexibilität der Leiterplatte das ermöglicht.

Für die Realisierung des erfinderischen Gedankens sind die Kupferleitbahnen (11) der flexiblen Leiterplatte beachtlich. Bei hohen Leistungserfordernissen der Schaltungsanordnung kann eine Kupferstärke bis zu 0,4 mm gewählt werden. Durch den erfindungsgemäßen Schaltungsaufbau ist es möglich, die Breiten der Kupferleitbahnen (11) so zu gestalten, daß große Querschnitte für den Stromtransport zur Verfügung stehen, wodurch eine Erwärmung der Kupferleitbahnen (11) bei Arbeitsbelastung nicht durch den elektrischen Strom erfolgt, sondern diese Kupferleitbahnen (11) in gleichem Sinne, wie die Kupferflächen (3) des Substrates (1, 2, 3) für einen guten Wärmeabtransport von den Halbleiterbauelementen (5, 6) sorgen. Es ist in gleicher Weise die Weiterführung der Kupferleitbahnen (11) der Kraitanschlüsse in den Zwischenkreis, wie auch die Weiterleitung der Steueranschlüsse in den Elektronikteil der Schaltungsanordnung möglich.

Fig. 2 zeigt in räumlicher Darstellung den Schichtaufbau, wie er zu Fig. 1 bereits erläutert wurde. Das beidseitig mit flächigem Kupfer beschichtete Substrat (1) trägt auf der oberen Kupferfläche (3) die die Schaltungsanordnung erforderlichen Halbleiterbauelemente (5, 6). Diese sind, wie bereits erläutert, positioniert aufgelötet oder für einen Druckkontaktaufbau mittels elektrisch leitender Zwischenschichten, wie Paste oder Kleber, fixiert. Das in seiner Größe angepaßte Prepreg (8) verfügt über die für die Aufnahme der Halbleiterbauele-

schicht (2) mit den entsprechenden Leiterzügen (11) der flexiblen Leiterplatte notwendigen Aussparungen (13).

Die für den Aufbau der flexiblen Leiterplatte gedachte untere Folie (10) verfügt über entsprechende Öffnungen (14) für den elektrischen Kontakt mit den Kontaktschichten (7) der beispielhaft gewählten Halbleiterbauelemente in den Positionen des Transistors (5) und der Freilaufdiode (6). Die für die elektrischen Verbindungen gedachten Kupferleitbahnen (11) sind in den Positionen des Kontaktes mit den Bauelementen, an den Stellen der Fenster (14) in der unteren Folie (10) oberflächenbehandelt. Die Deckfolie (12) sorgt für einen guten mechanischen und hervorragenden elektrischen Schutz gegenüber den sekundären Schaltungsaufbauten.

Die flexible Leiterplatte kann in gleicher Weise mehrschichtige Kupferlamine, jeweils durch Polyimidfolien elektrisch voneinander isoliert, aufweisen, die untereinander schaltungsgerecht durch metallisierte Durchführungen verbunden werden können. Durch spiegelbildlich angeordnete gleichartige oder sich ergänzende Schaltungsaufbauten sind so erfindungsgemäß sehr hohe Packungsdichten realisierbar. Bei Verwendung von Wasserkühlsystemen ist der Wärmeabtransport von den Halbleiterbauelementen unproblematisch und es sind somit Schaltungsaufbauten mit großer Stoßfestigkeit insbesondere den mobilen Einsatz herstellbar.

Der Aufbau nach Fig. 1 und 2 ist in ähnlicher Weise nach den Prinzipien des reinen Druckkontaktes nach dem Stand der Technik möglich, dazu ist der Einsatz eines entsprechend geformten Brückenelementes, eines Druckkissens und einer Druckplatte auf der Fläche der flexiblen Leiterplatte vorzusehen.

Dabei sind jedoch einige Besonderheiten beachtenswert. Die Halbleiterbauelemente (5, 6) müssen vor dem Laminieren des Prepregs (8) auf die Kupferfläche (3) elektrisch leitend so fixiert sein, daß kein Epoxidharz, durch Unterkriechen in der heißen Phase, den elektrischen Kontakt der Bauelementerückseite zur Kupferfläche (3) unterbricht. Durch die Vorvernetzung der Oberflächenepoxidharzschicht der Prepregs (8) und deren Strukturierung sowie durch den bereits erwähnten Kantenbelag der Durchbrüche (13) ist das Unterkriechen behindert.

Die Kontaktflächen (7) der Bauelemente (5, 6) müssen eine für Druckkontakte angepaßte Oberflächengüte besitzen, denn die sehr diffizilen Oberflächenschichten von beispielhaft MOSFET- und IGBT-Strukturen sind sehr empfindlich gegen ungleiche Druckbelastungen, das kann erreicht werden durch eine Belegung mit Silber in größerer Schichtdicke, beispielhaft > 10 µm, wie das auch für Lötverbindungen von Vorteil ist.

Die flexible Leiterplatte ihrerseits ist in einem Einsatz unter den Aufbaubedingungen des Druckkontaktes sehr gut geeignet, wenn punktuelle Drucküberbelastungen vermieden werden müssen. Dazu ist es zweckmäßig, Polyimidfolien in größeren Dicken, beispielhaft 50 µm oder 100 µm einzusetzen, diese wirken in dieser Dicke wie Druckausgleichspolster.

Der nach dem Stand der Technik übliche Weichverguß, beispielhaft siliziumorganische Verbindungen, kann bei erfinderischen Schaltungsaufbauten entfallen. Die Hermetisierung wird durch das Laminieren mit dem Prepreg vorgenommen. Die gegenseitige elektrische Isolation wird durch die Kantenbeschichtung der Durchbrüche (13) in den Prepregs (8) und die Polyimidfolien (10, 12) bewirkt. Daraus ist der erfinderische Vorteil eines sehr guten Wärmeüberganges auf beiden Sei-

riante des Aufbaus in Druckkontakt oder in Löttechnik, ableitbar. Die Vorteile des wesentlich geringeren Volumenbedarfes durch verringerte Bauhöhe und der größeren Flexibilität in der Schaltungsausführung bedingt durch die Gestaltung der flexiblen Leiterplatte sind wirtschaftlich nennenswert.

Patentansprüche

1. Halbleiterleistungsmodul hoher Packungsdichte in Mehrschichtaufbauweise mit mindestens einem elektrisch isolierenden Substrat (1), auf der Flächen (3) aus elektrisch leitendem Material strukturiert sind, mit denen zu kühlende Halbleiterbauelemente (5, 6) elektrisch verbunden sind, die ihrerseits wiederum schaltungsgerecht mit äußeren Verbindungselementen (11) kontaktiert sind, bei dem der Mehrschichtaufbau in Sandwichtechnik erfolgt ist und die Halbleiterbauelemente (5, 6) auf der einen Seite durch Löt- oder mittels Druckkontakt elektrisch und thermisch mit den strukturierten Flächen (3) aus elektrisch leitendem Material des Substrates (1) verbunden sind, auf der anderen Kontaktseite (7) durch Löt- oder mittels Druckkontakt alle schaltungsgerechten Verbindungen über eine flexible Leiterplatte (10, 11, 12) hergestellt sind und die Isolation der Anordnung durch Laminieren mittels strukturierter Isolationszwischenlagen (Prepregs 8) erfolgt ist, wobei Aussparungen für die Halbleiterbauelemente und Kontaktstellen darin vorgesehen sind.
2. Halbleiterleistungsmodul nach Anspruch 1, dadurch gekennzeichnet, daß die Halbleiterbauelemente (5, 6) Dioden, Bipolartransistoren, MOSFET oder IGBT sind und beidseitig für Druck- oder Löt-kontaktierungen, einseitig strukturiert, beschichtet sind.
3. Halbleiterleistungsmodul nach Anspruch 1, dadurch gekennzeichnet, daß die flexible Leiterplatte aus strukturierten Kupferleitbahnen (11) mit einer allseitigen Laminierung aus Polyimid (10, 12) besteht, deren Polyimidfolie (10) schaltungsgerechte Öffnungen für elektrische Kontaktstellen der Kupferleitbahnen (11) aufweist.
4. Halbleiterleistungsmodul nach Anspruch 1, dadurch gekennzeichnet, daß die Isolation der Anordnung (Prepreg 8) aus einem Laminat, hergestellt aus einem Glasgewebe und Epoxidharz, besteht, das beidseitig über einen Haftvermittler mit einer Schicht Epoxidharz überzogen ist, die sich bei Einbau in die Sandwichstruktur in vorvernetztem Zustand, dem Aushärtzustand B, befindet.
5. Halbleiterleistungsmodul nach Anspruch 3, dadurch gekennzeichnet, daß die Dicke des Polyimids (10, 12) entsprechend Schaltungserfordernis mindestens 25 µm beträgt, die einseitig mit einem Haftvermittler beschichtet worden ist.
6. Halbleiterleistungsmodul nach Anspruch 3, dadurch gekennzeichnet, daß die flexible Leiterplatte entsprechend den Schaltungserfordernissen in den Kupferleitbahnen (11) so strukturiert ist, daß Ausgleichsbiegungen in der gleichen Ebene integriert sind und die Querschnitte der einzelnen Kupferleitbahnen den Stromaufnahmebedürfnissen der Schaltungsanordnung angepaßt sind.
7. Halbleiterleistungsmodul nach Anspruch 4, dadurch gekennzeichnet, daß die Isolation der Anord-

nung (Prepregs 8) mindestens in zwei Lagen als Sandwich auf die Keramik (1) aufgebaut werden, wobei die Dicke der ersten Lage den Höhenausgleich bis zu der Oberfläche der Kupferstrukturschicht (3) und die Dicke der zweiten Lage den Höhenausgleich bis zu der Oberfläche der Halbleiterbauelemente (5, 6) bewirkt und jede Prepreglage eine der Struktur des Schaltungsaufbaus angepaßte geometrisch durch Stanzen angepaßte Form mit Durchbrüchen aufweist.

8. Halbleiterleistungsmodul nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das Laminieren durch Verpressen der Keramik (1, 2, 3) mit den Prepregs (8) und der flexiblen Leiterplatte (10, 11, 12) zeitlich gleich mit dem Löt- oder Kontaktstellen der Halbleiterbauelemente (5, 6) auf die obere Kupferschicht (3) der Keramik (1) und an die Kontaktstellen (13, 14) der Kupferleitbahnen (11) der flexiblen Leiterplatte erfolgt ist.

Hierzu 1 Seite(n) Zeichnungen

- Leerseite -

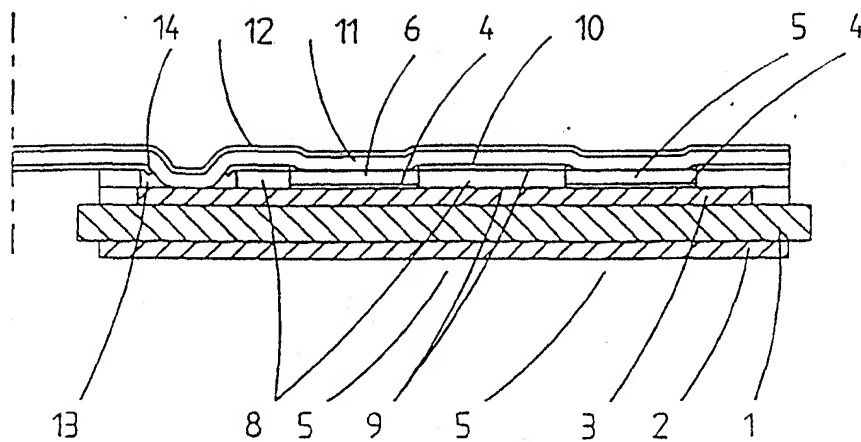


Fig. 1

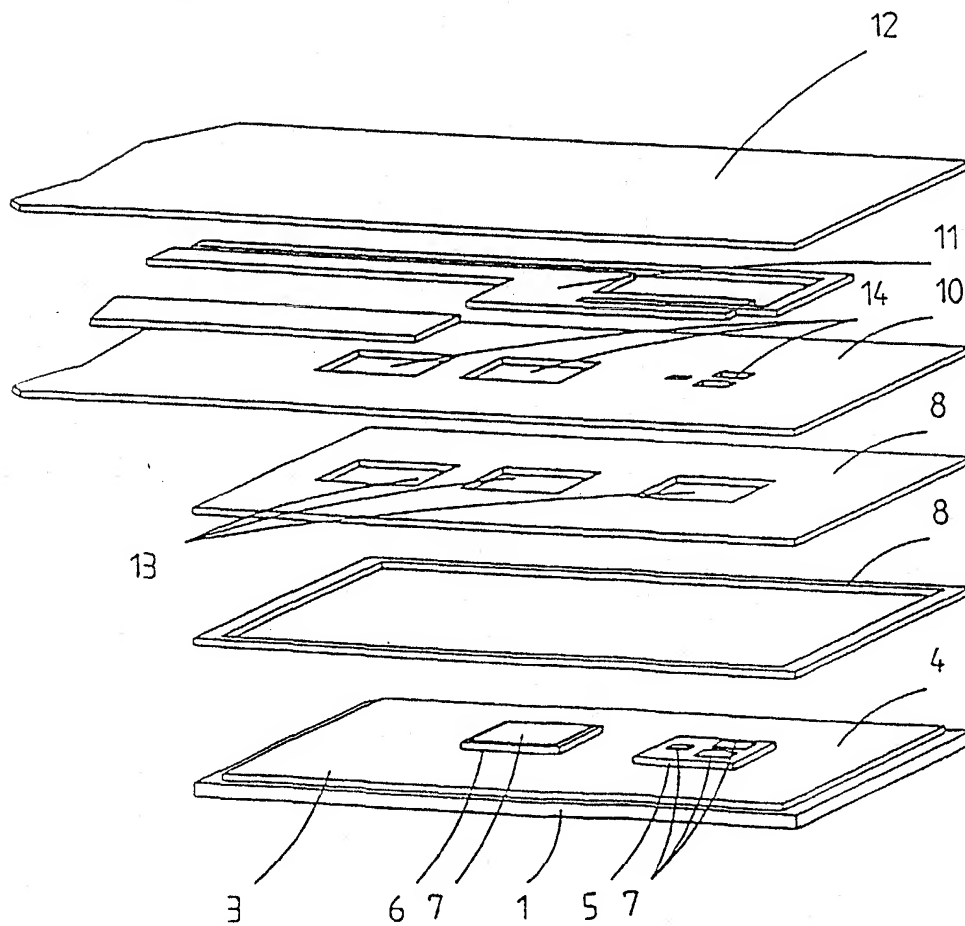


Fig. 2